



日 本 国 特 許 庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

2001年 3月 5日

出 願 番 号

Application Number:

特願2001-060136

出 願 人

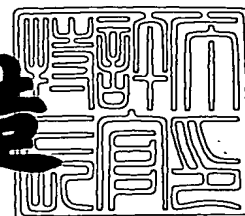
Applicant (s):

株式会社日立国際電気

2001年 4月 6日

特許庁長官  
Commissioner,  
Patent Office

及 川 耕 造



出証番号 出証特2001-3028623

【書類名】 特許願

【整理番号】 20009006

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/68

【発明者】

    【住所又は居所】 東京都中野区東中野三丁目 1 4 番 2 0 号 株式会社日立  
                        国際電気内

    【氏名】 高野 智

【特許出願人】

    【識別番号】 000001122

    【氏名又は名称】 株式会社日立国際電気

【代理人】

    【識別番号】 100090136

    【弁理士】

    【氏名又は名称】 油井 透

【選任した代理人】

    【識別番号】 100091362

    【弁理士】

    【氏名又は名称】 阿仁屋 節雄

【選任した代理人】

    【識別番号】 100105256

    【弁理士】

    【氏名又は名称】 清野 仁

【先の出願に基づく優先権主張】

    【出願番号】 特願2000- 91642

    【出願日】 平成12年 3月29日

【手数料の表示】

    【予納台帳番号】 013653

    【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体製造方法、基板処理方法、及び半導体製造装置

【特許請求の範囲】

【請求項 1】

予備室と外部との間で基板のやりとりを行う工程と、  
処理室で基板に所定の処理を施す工程と、  
前記予備室と前記処理室との間に備えられた搬送室を介して基板の搬送を行う工程と、  
前記基板を搬送する際に、少なくとも基板が存在する室に不活性ガスを供給しつつ排気する工程と  
を含む半導体製造方法。

【請求項 2】

予備室と外部との間で基板のやりとりを行う工程と、  
処理室で基板に所定の処理を施す工程と、  
前記予備室と前記処理室との間に備えられた搬送室を介して基板の搬送を行う工程と、  
前記基板を搬送する際に、前記全ての室に不活性ガスを供給しつつ排気する工程と  
を含む半導体製造方法。

【請求項 3】

予備室と外部との間で基板のやりとりを行う工程と、  
処理室で基板に所定の処理を施す工程と、  
前記予備室と前記処理室との間に備えられた搬送室を介して基板の搬送を行う工程と、  
前記基板を搬送する際に、真空ポンプを具備する全ての室に不活性ガスを供給しつつ排気する工程と  
を含む半導体製造方法。

【請求項 4】

請求項 1 に記載の半導体製造方法において、前記予備室と外部との間で行われ

る基板のやりとりは、複数枚の基板を支持するカセットで行われることを特徴とする半導体製造方法。

【請求項 5】

請求項 1 に記載の半導体製造方法において、前記処理室で基板に施される所定の処理は、HSG形成またはエピタキシャル成長であることを特徴とする半導体製造方法。

【請求項 6】

予備室と外部との間で基板のやりとりを行う工程と、  
処理室で基板に所定の処理を施す工程と、  
前記予備室と前記処理室との間に備えられた搬送室を介して基板の搬送を行う工程と、  
前記基板を搬送する際に、少なくとも基板が存在する室に不活性ガスを供給しつつ排気する工程と  
を含む基板処理方法。

【請求項 7】

外部との間で基板のやりとりを行う予備室と、  
基板に所定の処理を施す処理室と、  
内装した搬送ロボットにより前記予備室と処理室との間で基板の搬送を行う搬送室と、  
前記各室に設けられ各室内に不活性ガスを供給する不活性ガス供給手段と、  
前記各室に設けられ各室のガスを排気するガス排気手段と、  
前記基板を搬送する際に、前記不活性ガス供給手段及びガス排気手段を制御して、少なくとも基板が存在する室に不活性ガスを供給しつつ排気する制御手段とを備えたことを特徴とする半導体製造装置。

【請求項 8】

請求項 7 に記載の半導体製造装置において、前記予備室は、複数枚の基板を支持するカセットを搬入するカセット室であることを特徴とする半導体製造装置。

【発明の詳細な説明】

【0001】

## 【発明の属する技術分野】

本発明は、半導体製造方法、基板処理方法及び半導体製造装置に係り、特に搬送室を介して予備室から処理室へ、または処理室から予備室へ基板を搬送する際の環境条件を整えることによって、不純物による基板汚染の影響を極力排除できるようにした半導体製造方法、基板処理方法及び半導体製造装置に関する。

## 【0002】

## 【従来の技術】

近年、半導体デバイスの微細化、高集積化に伴い、従来の規制対象であった浮遊粒子（主にメカニカルコンタミネーション）以外にガス状粒子による化学汚染（ケミカルコンタミネーション）の問題が顕在化している。ここで、メカニカルコンタミネーションは搬送ロボットなどの機械的可動部からの発塵、またケミカルコンタミネーション（ケミカルな微量成分）は真空ポンプからのオイルの逆拡散やチャンバ構造物（搬送ロボットの軸シール材やチャンバシーリング材としてのＯリング等）からの微量の揮発不純物（脱ガス）成分による汚染をいう。

## 【0003】

汚染の顕在化として、例えば、特開平５－３０４２７３号公報（特許第２５０８９４８号公報）記載のＨＳＧ（Hemi-spherical Grained Silicon）形成技術においては、ガス状粒子による汚染でＳｉ分子の未結合手密度が不均一となり、製品の品質に悪影響を与える問題が発生している。また、エピタキシャル成長技術においては、ケミカル汚染物質（不純物分子）の存在によりＳｉの結晶性に不整合が生じ（汚染物質の存在する部分は、Ｓｉ基板の結晶性とは無関係にＳｉが成長し）、結晶欠陥や多結晶化が引き起こされ、同様に製品の品質に悪影響を与える問題が発生している。また、ゲート酸化膜形成等の薄膜化が進む工程では、汚染物質の一分子の全体膜厚に占める割合が大きくなることから、膜厚均一性やデバイスの電気的特性に与える影響が無視できなくなっている。

## 【0004】

上記の背景から、近年の半導体デバイス製造には、メカニカルコンタミネーションのみならず、ケミカルコンタミネーションをも排除する、より清浄な環境が求められ、クリーンルームや製造装置への対応が望まれている。

【0005】

ところで、従来、外部との間で基板のやりとりを行うロードロック室と、基板に薄膜形成などの所定の処理を施す処理室と、前記ロードロック室と処理室との間で基板の搬送を行う搬送室とを備えた半導体製造装置において、搬送室内の搬送ロボットによりロードロック室から処理室へウェーハ（基板）を搬送する場合、室（以下、「チャンバ」ともいう）内の圧力は、真空ポンプの排気による到達真空下で決められており、その圧力は、 $0.1 \text{ Pa}$  以下に維持されていた。

【0006】

しかし、到達真空下の真空状態を維持したチャンバは、真空ポンプからのオイルの逆拡散やチャンバ構造物（搬送ロボットの軸シール材やチャンバシーリング材としてのＯリング等）からの微量の揮発不純物成分によって汚染される可能性があり、搬送中のウェーハに悪影響が及ぶおそれがあった。

【0007】

そこで、このようなチャンバの汚染を防ぐ方法として、

（１）ターボ分子ポンプなどの超高真空（ $10^{-6} \text{ Pa}$ ）対応のポンプを全ての室に装着して、全ての室の不純物分圧を低減する、

（２）搬送室内の搬送ロボットを超高真空対応化する、

（３）チャンバシーリング材にメタルＯリングを採用する、

等の方法が考えられるが、そのような方法は、高コストで、メンテナンスが容易でない等のデメリットがあった。

【0008】

ところで、特開平 6 - 1 0 4 1 7 8 号公報（以下、公知例という）において、複数の真空処理室、基板を搬送する搬送ロボットを内装する搬送室、基板を導入あるいは搬出するための導入室、及び搬出室を用いて基板を真空処理する方法において、搬送室を真空排気した後、不活性ガスあるいは窒素ガスを装置稼働中、搬送室に導入し続ける方法や、真空処理で使用するガスを装置稼働中、真空処理室に導入し続ける方法が提案されている。これは、基板搬送時に、導入室と搬出室を除く真空処理室、搬送室に不活性ガスを供給しつつ排気することにより、主に搬送ロボットからの発塵、すなわちメカニカルコンタミネーションを排除して

汚染を防止するものである。なお、導入室と搬出室を除く搬送室や真空処理室では、不活性ガスを供給しつつ排気しているので、搬送室や真空処理室に限っては、前述したケミカルコンタミネーションを排除することが可能であると考えられる。

## 【0009】

## 【発明が解決しようとする課題】

しかし、公知例のものは、導入室及び搬出室（以下、単に導入室等という）については、真空ポンプを有するにもかかわらず、不活性ガスの供給は行わずに排気のみ行っているため、真空ポンプからのオイルの逆拡散や、チャンバ構造物（チャンバシーリング材としてのＯリング等）からの微量の揮発不純物成分による汚染を防止できない。したがって、導入室等ひいては半導体製造装置全体をクリーンな状態に保つことができず、基板表面の汚染を有効に防止できない。

## 【0010】

また、公知例では導入室等には、複数の基板を支持するカセットではなく、枚葉単位の基板を直接導入しているが、複数の基板を支持するカセットを導入する場合には、カセット搬入後、基板が処理室や搬送室に搬送されている際にも、導入室等には常に基板が存在することとなるため、導入室等で排気だけを行っても、真空ポンプからのオイルの逆拡散等のケミカルコンタミネーションにより、導入室等に存在している基板が汚染されてしまうという問題が生じる。

## 【0011】

本発明は、上記事情を考慮し、搬送室、処理室のみならず予備室をもクリーンな状態に保つことができ、それによって基板表面の不純物による汚染を防止するための基板搬送環境を整えることのできる、低コストでメンテナンスの容易な半導体製造方法、基板処理方法、及び半導体製造装置を提供することを目的とする。

## 【0012】

## 【課題を解決するための手段】

第1の発明の半導体製造方法は、予備室と外部との間で基板のやりとりを行う工程と、処理室で基板に所定の処理を施す工程と、前記予備室と前記処理室との



間に備えられた搬送室を介して基板の搬送を行う工程と、前記基板を搬送する際に、少なくとも基板が存在する室に不活性ガスを供給しつつ排気する工程とを含むことを特徴とする。所定の処理とは、気相成長など半導体素子を製造するに際してガスを扱う処理であればいずれでもよい。基板を搬送する際に、少なくとも基板が存在する室に不活性ガスを供給しつつ排気することにより、少なくとも基板が存在する室内に所定のガス流を形成することができ、当該室内を所定の圧力状態に維持し、その圧力下で基板の搬送を行うことで、少なくとも基板が存在する室において、ケミカルコンタミネーションを有効に防止でき、搬送中の基板表面の汚染を極力なくすることができる。

## 【 0 0 1 3 】

第2の発明の半導体製造方法は、予備室と外部との間で基板のやりとりを行う工程と、処理室で基板に所定の処理を施す工程と、前記予備室と前記処理室との間に備えられた搬送室を介して基板の搬送を行う工程と、前記基板を搬送する際に、前記全ての室に不活性ガスを供給しつつ排気する工程とを含むことを特徴とする。全ての室に不活性ガスを供給しつつ排気すると、全ての室内に所定のガス流を形成でき、ケミカルコンタミネーションをより有効に防止でき、また搬送効率がよく好ましい。

## 【 0 0 1 4 】

第3の発明の半導体製造方法は、予備室と外部との間で基板のやりとりを行う工程と、処理室で基板に所定の処理を施す工程と、前記予備室と前記処理室との間に備えられた搬送室を介して基板の搬送を行う工程と、前記基板を搬送する際に、真空ポンプを具備する全ての室に不活性ガスを供給しつつ排気する工程とを含むことを特徴とする。真空ポンプを具備する全ての室に不活性ガスを供給しつつ排気し、ガス流を形成するので、真空ポンプからのオイルの逆拡散を有効に防止できる。

## 【 0 0 1 5 】

上述した第1の発明において、前記予備室と外部との間で行われる基板のやりとりは、複数枚の基板を支持するカセットで行われることが好ましい。予備室に、1枚の基板ではなく複数枚の基板を支持するカセットを搬入する場合、カセッ

ト搬入後、予備室には基板搬送の際にも基板が存在することとなるため、ケミカルコンタミネーションの防止を考慮すると、予備室には常に不活性ガスを供給しつつ排気する必要が生じる。この点で、本発明では、基板が存在する室の1つである予備室に不活性ガスを供給しつつ排気しているので、予備室に常に存在する基板表面の汚染を極力なくすることができる。

## 【0016】

また、第1の発明において、前記処理室で基板に施される所定の処理は、HSG形成またはエピタキシャル成長であることが好ましい。HSG形成工程の場合、保持する室内の圧力は従来よりも高い方がよく、例えば50Pa以上に設定するのが望ましい。また、エピタキシャル成長工程の場合、保持する室内の圧力は、例えば400～1333Pa程度に設定するのが望ましい。HSG形成工程ではガス状粒子による汚染でシリコン分子の未結合手密度が不均一となり、またエピタキシャル成長工程では、ケミカル汚染物質の存在によりSi結晶性に不整合が生じ、結晶欠陥や、多結晶化が引き起こされ、製品の品質に影響を与える問題が発生するが、本発明では、基板が存在する室に不活性ガスを供給しつつ排気しているので、そのような影響を低減することができる。またゲート酸化膜形成等の薄膜化が進む工程では汚染物質一分子の全体膜厚に占める割合が大きくなることから膜厚均一性やデバイス特性に与える影響が無視できなくなっているが、この場合においても、本発明により、そのような影響を低減することができる。

## 【0017】

第4の発明の基板処理方法は、予備室と外部との間で基板のやりとりを行う工程と、処理室で基板に所定の処理を施す工程と、前記予備室と前記処理室との間に備えられた搬送室を介して基板の搬送を行う工程と、前記基板を搬送する際に、少なくとも基板が存在する室に不活性ガスを供給しつつ排気する工程とを含むことを特徴とする。基板は半導体基板の他にガラス基板であってもよい。所定の処理とは、気相成長など基板を処理するに際してガスを扱う処理であればいずれでもよい。基板を搬送する際に、少なくとも基板が存在する室に不活性ガスを供給しつつ排気するので、少なくとも基板が存在する室において、ケミカルコンタミネーションを有効に防止でき、搬送中の基板表面の汚染を極力なくすることがで

きる。

#### 【 0 0 1 8 】

第 5 の発明の半導体製造装置は、外部との間で基板のやりとりを行う予備室と、基板に所定の処理を施す処理室と、内装した搬送ロボットにより前記予備室と処理室との間で基板の搬送を行う搬送室と、前記各室に設けられ各室内に不活性ガスを供給する不活性ガス供給手段と、前記各室に設けられ各室のガスを排気するガス排気手段と、基板を搬送する際に、前記不活性ガス供給手段及びガス排気手段を制御して、少なくとも基板が存在する室に不活性ガスを供給しつつ排気する制御手段とを備えたことを特徴とする。所定の処理とは、気相成長など半導体素子を製造するに際してガスを扱う処理であればいずれでもよい。基板を搬送する際に、少なくとも基板が存在する室に不活性ガスを供給しつつ排気する制御手段を設けるだけの簡単な構成で、少なくとも基板が存在する室において、ケミカルコンタミネーションを有効に防止でき、搬送中の基板表面の汚染を極力なくすることができる。

#### 【 0 0 1 9 】

上記第 5 の発明において、前記予備室は、複数枚の基板を支持するカセットを搬入するカセット室であることが好ましい。予備室が、1 枚の基板ではなく複数枚の基板を支持するカセットを搬入するカセット室だと、カセット搬入後、予備室には、基板搬送の際にも、常に基板が存在することとなるため、ケミカルコンタミネーションの防止を考慮すると、予備室には常に不活性ガスを供給しつつ排気する必要が生じる。この点で、本発明では、制御手段により基板が存在する室の 1 つである予備室に不活性ガスを供給しつつ排気するので、予備室に常に存在する基板表面の汚染を極力なくすることができる。

#### 【 0 0 2 0 】

##### 【発明の実施の形態】

以下、本発明の実施形態を図面に基づいて説明する。

図 1 は実施形態の半導体製造方法を実施するための半導体製造装置の概略構成図である。この半導体製造装置は、外部との間でウェーハ（基板）のやりとりを行う予備室としてのロードロック室 1 と、ウェーハに所定の処理を施すウェーハ

処理室 2 と、ロードロック室 1 とウェーハ処理室 2 との間でウェーハの搬送を行う搬送室 3 とを備えている。搬送室 3 には、ウェーハを搬送するための搬送ロボット 8 が備わっている。所定の処理には、HSG 形成、エピタキシャル成長、気相成長（CVD 法による薄膜の形成）、酸化膜の形成、拡散処理、エッチング処理などが含まれる。なお、予備室はロードロック室の他に  $N_2$  パージボックスなどでも良い。

## 【 0 0 2 1 】

ロードロック室 1、ウェーハ処理室 2、及び搬送室 3 は、それぞれ個別に真空ポンプ（ガス排気手段）4 によって真空排気できるようになっており、ロードロック室 1 と搬送室 3 間、及び搬送室 3 とウェーハ処理室 2 間は、ゲートバルブ 7、9 によってそれぞれ開閉可能に仕切られている。

## 【 0 0 2 2 】

また、ロードロック室 1 と搬送室 3 には、 $N_2$  ガス（不活性ガス）を供給できるように  $N_2$  供給ライン 5 が接続されている。また、ウェーハ処理室 2 にも同様に  $N_2$  ガスを供給できるように  $N_2$  供給ライン 6 が接続されている。さらに、ロードロック室 1 とウェーハ処理室 2 間でウェーハを搬送する際に、各  $N_2$  供給ライン及び真空ポンプ 4 を制御して、ロードロック室 1 と搬送室 3 とウェーハ処理室 2 のうちの所定のチャンバに  $N_2$  ガスを供給しつつ排気し、該所定のチャンバ内を所定の圧力に維持するための制御手段 12 が設けられている。なお、所定のチャンバ（室）とは、ウェーハ搬送時においては、少なくともウェーハが存在するチャンバ（室）のことであり、例えばロードロック室 1 から搬送室 3 へのウェーハ搬送の際は、ロードロック室 1 と搬送室 3 のことであり、搬送室 3 から処理室 2 へのウェーハ搬送の際は、搬送室 3 と処理室 2 のことである。勿論、所定のチャンバは、すべてのチャンバであってもよく、むしろこの方がケミカルコンタミネーションをより有効に防止でき、また搬送効率もよく好ましい。また、所定のチャンバは、真空ポンプを具備する全てのチャンバであってもよい。また、ウェーハ搬送時以外に、チャンバ内にウェーハがない状態でチャンバ内に  $N_2$  ガスを供給しつつ排気するとチャンバ内が清浄な状態に保たれるので、さらに好ましい。また、ウェーハ搬送時またはウェーハ搬送時以外において、真空ポンプにより

チャンバ内を真空排気する際には、常にガスを供給しつつ排気し、真空ポンプに対し、ポンプ上流側から下流側へのガス流を形成するようにすると、さらに好ましい。

## 【0023】

この半導体製造装置において、所定のウェーハ処理工程を実施する場合には、ロードロック室1から処理室2にウェーハを搬送するに当たって、予め例えばロードロック室1と搬送室3とウェーハ処理室2のすべてのチャンバにN<sub>2</sub>ガスを供給しつつ真空ポンプ4で排気し、ロードロック室1と搬送室3とウェーハ処理室2を所定の圧力に維持する。そして、ロードロック室1と搬送室3とウェーハ処理室2を所定の圧力に維持した上でウェーハの搬送を行う。

## 【0024】

具体的には、閉じているゲートバルブ14、7、9のうち、まず外部とのやりとり口であるゲートバルブ14を開け、ロードロック室1に、複数枚のウェーハが収納されたカセット13を搬入し、ゲートバルブ14を閉じる。その後、ロードロック室1を到達真空圧力まで真空引きした後、ロードロック室1内に不活性ガス（例えばN<sub>2</sub>）を導入しつつ排気し、ロードロック室1内を搬送圧力とする。以後、少なくともロードロック室1内にカセット13すなわちウェーハが存在する間はロードロック室1内には、不活性ガスを導入しつつ排気し続けることとなり、ロードロック室1内は一定の圧力に維持される。なお、ウェーハ処理室2、搬送室3内は、予め、不活性ガスを導入しつつ排気した状態としておき、搬送室3内の圧力は搬送圧力に維持しておく。ウェーハ処理室2については、ウェーハ処理時以外はこの状態を維持する様にし、搬送室3については、装置稼働中、この状態を維持するようにする。ロードロック室1内の圧力が、搬送室3内の圧力すなわち搬送圧力と同等となったところで、ゲートバルブ7を開き、ウェーハを搬送室3に搬送し、ゲートバルブ7を閉じる。その後、搬送室3内圧力とウェーハ処理室2内圧力が同等となったところで、ゲートバルブ9を開き、ウェーハを処理室2に搬送し、ゲートバルブ9を閉じ、ウェーハに処理を施す。ウェーハ処理後は、上記と反対の手順でウェーハを搬送することとなる。

## 【0025】

こうすることで、真空ポンプ4からロードロック室1、処理室2、搬送室3へのオイルの逆拡散を防止することができると共に、チャンバ構造物（搬送ロボットの軸シール材、チャンバシーリング材としてのOリング等）からの不純物の揮発を抑制することができ、その結果、不純物による汚染の影響を極力排除することができて、ウェーハの処理品質が向上する。

# 【 0 0 2 6 】

本実施の形態の効果を検証するために、上記半導体製造装置を用いて、Si基板上に多結晶Si膜を堆積し、その界面の汚染分析を行った。そのときの汚染分析サンプル作成フローを図2に、汚染分析結果を図3にそれぞれ示した。なお、汚染分析は真空ポンプのオイルや構造物からの脱ガス成分として可能性が高い有機物質を想定してC（炭素）を対象とした。図2を説明すると、

S1：あらかじめ自然酸化膜除去等、表面の清浄処理を行ったSi基板をロードロック室に投入する。

S2：ロードロック室の雰囲気を置換する。

S3：搬送室を経由してSi基板を処理室に移載する。

S4：処理室において、Si基板に多結晶Si膜を50nm堆積する。

多結晶成膜条件は下記の通りである。

処理温度：650℃

SiH<sub>4</sub>流量：0.3slm

圧力：133Pa

S5：処理室での成膜後、Si基板をロードロック室に返却する。

上記S2～S5のステップでは、Si基板搬送圧力を下記の2条件に設定してサンプルを作成する。

(a) 0.1Pa以下…従来条件（真空ポンプの排気による到達真空中）

(b) 133Pa…本実施形態条件（N<sub>2</sub>ガスを導入しつつ排気）

S6：ロードロック室を大気圧に戻す。

S7：ロードロック室より、Si基板を取出しSi基板表面の汚染分析を実施する。汚染分析方法は、Si基板と、上記ステップによりSi基板上に堆積した多結晶Si膜（50nm）との界面（分析面）の炭素濃度をSIMS（二次イオ

ン質量分析法)で分析した。

【0027】

図3の結果から、(a)従来条件と(b)本実施形態条件における炭素濃度はそれぞれ

$$(a) 1.90 \times 10^{14} \text{ atoms/cm}^2$$

$$(b) 3.70 \times 10^{13} \text{ atoms/cm}^2$$

で、本実施形態条件を用いる方が従来条件を用いる場合よりも約1桁減少傾向を示した。これに関して1999年に発表されたITRS(International Technology Roadmap of Semiconductors)によれば、処理基板上の有機物質の規格を2005年100nmデバイスで $4.10 \times 10^{13}$ 以下と予測しており、有機物質量を $1.9 \times 10^{14}$ から $3.7 \times 10^{13}$ に低減した本実施形態の優位性は明らかである。

【0028】

なお、文献によっては、有機物質量を

$$1.0 \times 10^{13} \text{ atoms/cm}^2 \text{以下}$$

に規定しなければならないとも言われている。

これに対し、本実施形態条件( $N_2$ ガスを導入しつつ排気)で処理した場合に取得した最も良好な炭素濃度のデータとしては

$$5.0 \times 10^{12} \text{ atoms/cm}^2$$

という結果も得られている。これより本実施形態は、この有機物質の規格を満たすことも可能と言える。なお、本実施形態の条件を用いて処理した上記2つのデータは多少異なる値となっているが、測定値に関しては測定環境や同一ウェーハの測定においても測定方法によりバラツキが発生することが原因と考えられる。

【0029】

このように本実施形態が所定の規格を満たすことができるのは、真空ポンプを有する全てのチャンバ(処理室、搬送室、ロードロック室)に不活性ガスを導入しつつ排気しており、半導体製造装置全体で、メカニカルコンタミネーションはもちろんのこと、真空ポンプからのオイルの逆拡散、チャンバ構造物からの微量の揮発不純物(脱ガス)成分によるケミカルコンタミネーションを有効に排除で

きているからである。この点で、主に機械的可動部からの発塵（メカニカルコンタミネーション）の防止を目的とした公知例の方法では、不活性ガスを導入しつつ排気する対象チャンバとして導入室や搬出室を除いているので、ケミカルコンタミネーションの有効排除は実現できない。これに対し、本実施形態は、ロードロック室においても不活性ガスを導入しつつ排気しているので、ウェーハ搬送中あるいは処理中に、ロードロック室に存在しているカセットに支持した複数のウェーハの全てについても、上記規格を満たすことができる。

## 【 0 0 3 0 】

また、本実施形態では、全てのチャンバに不活性ガスを供給しつつ排気して、真空ポンプのオイルの逆拡散を防止しているので、各チャンバにオイルの逆拡散の少ないターボ分子ポンプを設けたり、メタルＯリング等を使う等の搬送室内の部材を工夫したり、あるいは $10^{-8}$ Pa程度の超高真空下にして搬送空間内の不純物の分圧を下げる等の手段を講じる必要がない。したがって、搬送後、処理室の圧力を成膜圧力まで上昇させる必要もなく、それに起因してスループットが低下するという事もない。その結果、本実施形態では、低コストで、メンテナンスも容易になる。

## 【 0 0 3 1 】

次に具体的な例として、表面に容量電極となるアモルファスシリコン膜が形成された基板に対してHSG膜を形成する半導体製造装置及び半導体製造方法について説明する。HSGとは、膜表面に形成された起伏の激しい半球状結晶粒のことである。このHSGの形成された膜は表面積が大きくなるため、大きな容量を確保することができる。HSGの形成技術としては、例えば前述した特開平5-304273号公報（特許第2508948号公報）に記載のものが知られている。

## 【 0 0 3 2 】

ここで、上述したHSG膜を含む半導体装置（デバイス）の製造方法を説明する。図4、図5を参照して、本発明が好適に適用されるキャパシタセルを備えるDRAM500の製造方法を説明する。図4を参照すれば、シリコン基板51の表面にフィールド酸化膜52を形成して、多数のトランジスタ形成領域を分離形



成する。各トランジスタ形成領域にゲート酸化膜 5 5 を形成し、その上にゲート電極 5 6 を形成する。ゲート電極 5 6 およびフィールド酸化膜 5 2 をマスクにしてイオン注入法により不純物をシリコン基板 5 1 の表面に導入して自己整合的にソース 5 3 およびドレイン 5 4 を形成する。その後、層間絶縁膜 5 7 を形成し、次に、層間絶縁膜 5 7 にソース 5 3 を露出するコンタクト孔 5 8 を形成する。

## 【 0 0 3 3 】

次に、層間絶縁膜 5 7 上にアモルファスシリコン膜を堆積し、パターニングを行い、アモルファスシリコン膜の自然酸化膜を除去し、多結晶化を行って容量下部電極 5 9 を形成する。この多結晶化処理のとき、図 5 に示すように、アモルファスシリコン膜 5 9 の表面に起伏の激しい半球状結晶粒 (HSG) 6 0 0 を形成し、その表面積を拡大させる。次いで  $Ta_2O_5$  からなる容量絶縁膜 6 1 を形成し、その上に多結晶シリコン膜などにより容量上部電極 6 2 を形成する。こうして MOS トランジスタのソース 5 3 にキャパシタセルが接続された DRAM を実現することができる

## 【 0 0 3 4 】

図 6 は HSG 膜を形成する半導体製造装置の平面図、図 7 は半導体製造装置内の反応室の縦断面図である。

## 【 0 0 3 5 】

半導体製造装置を示す図 6 において、20 は搬送室であり、この搬送室 20 の周囲に放射状に複数の真空チャンバを構成する第 1 ロードロック室 10、第 1 冷却室 80、第 1 反応室 30、第 2 反応室 35、第 2 冷却室 85、第 2 ロードロック室 15 が設けられ、搬送室 20 と第 1 ロードロック室 10、第 1 反応室 30、第 2 反応室 35、第 2 ロードロック室 15 間にはそれぞれゲートバルブ 40、50、60、70 が設けられている。なお、搬送室 20 には、ウェーハ搬送ロボット 25 が内装されている。なお、この半導体製造装置の場合は、第 1 反応室 30、第 2 反応室 35 が本発明で言う「処理室」に相当する。

## 【 0 0 3 6 】

反応室を示す図 7 において、ゲートバルブ 50 を介して搬送室 20 と連結されている反応室 30 は、成膜に必要なガス系にモノシランガス ( $SiH_4$ ) 供給用

のノズル 1 3 0 を有し、ガスを単一方向から流しウェーハ W に対してノズル 1 3 0 とは反対方向の排気配管 1 3 5 を経由しターボ分子ポンプ 1 4 0 で吸引することにより超高真空対応となっている。SiH<sub>4</sub> 供給用のノズル 1 3 0 に通じる配管に流量制御弁 3 1 5 が設けられ、この流量制御弁 3 1 5 は反応室 3 0 内に供給される SiH<sub>4</sub> ガスの流量が所定流量となるように流量制御手段 3 1 0 によって制御される。

## 【 0 0 3 7 】

ウェーハ面に対しモノシランを単一方向より流すことで選択性良くウェーハ面内均一性が確保できる。これは、成長速度がジシランより遅く、HSG 形成を制御しやすいモノシランを使用しているためである。

## 【 0 0 3 8 】

反応室圧力を 0.5 Pa 以下と低くすると、ガス流速が速くなり、600～620℃において十分な表面反応律速によりウェーハ面内均一性が優れる。また、反応室 3 0 の構造はウェーハ W 表面に対して対面式の分割型抵抗加熱ヒータ 2 1 0 でウェーハの上下を加熱することにより、ウェーハ面内の温度均一性を短時間で確保することが容易になっている。分割型抵抗加熱ヒータ 2 1 0 は、反応室 3 0 内の温度を所定の温度、例えば 600～620℃内の任意の温度になるように温度制御手段 3 2 0 によって制御される。

## 【 0 0 3 9 】

次に上記半導体製造装置を用いてウェーハを処理する方法について説明する。まず、半導体素子となる半導体チップの所定の容量電極部にアモルファスシリコン膜が形成されたウェーハを上述した半導体製造装置に搬送する前に、自然酸化膜や NH<sub>4</sub>OH + H<sub>2</sub>O<sub>2</sub> + H<sub>2</sub>O のような混合液によって形成される化学酸化膜を、例えば希釈フッ酸水溶液であらかじめ洗浄し除去した後、スピンドライ乾燥機などで乾燥処理をする。所定の容量電極部とは、一般には MOS トランジスタのソース／ドレイン領域と接続される下部電極部である。乾燥処理を行った後、図 6 に示す半導体製造装置内のロードロック室 1 0 にゲートバルブ 4 5 を開けて、清浄なままカセット単位で素早く搬送し、ゲートバルブ 4 5 を閉じる。清浄なまま搬送するのはクリーンルーム内の雰囲気による汚染や自然酸化膜の再形成を防

ぐためであり、ロードロック室 1 0 に搬送するまでの間を素早く行う必要がある。この時点でアモルファスシリコン表面に汚染や自然酸化膜などが多く付着・形成していると、アモルファスシリコン表面の状態と、例えばアモルファスシリコン上に堆積した自然酸化膜表面の状態とではシリコンの結合手密度が異なるため、H S G 化されなかったり H S G の形成状態つまり H S G の粒径や密度が異なる問題が発生し、半導体装置の歩留まり低下の原因となる。

## 【 0 0 4 0 】

上記のように複数枚のウェーハが収納されたカセットをロードロック室 1 0 に搬送した後、ロードロック室 1 0 を到達真空圧力まで真空引きした後、ロードロック室 1 0 内に高純度窒素 ( $N_2$ ) を供給しつつ排気し（以下、これをパージという）、ロードロック室 1 0 内を搬送圧力とする。以後、少なくともロードロック室 1 0 内にカセット、すなわちウェーハが存在する間はロードロック室 1 0 内には、 $N_2$  ガスを導入しつつ排気し続けることとなり、ロードロック室 1 0 内は一定の圧力に維持される。

## 【 0 0 4 1 】

ここで、高純度窒素 ( $N_2$ ) を供給しながら排気するのは、パージにより気流を設け、真空ポンプからのオイルの逆拡散やチャンバ構造物からの微量の揮発不純物成分による汚染を防止するためである。また、乾燥した窒素 ( $N_2$ ) のパージにより、水分が十分に雰囲気中に飽和するのを満たすためである。また急激な減圧によりウェーハ表面やカセットなどに付着している水分（液体）がすべて水蒸気（気体）にならず、むしろ一部が気体になる際に奪われる熱により温度が低下し、氷（固体）になるのを防止するためでもある。氷は反応室 3 0 内に搬送後、熱により溶融し水となるため表面の一部が酸化して H S G の形成を阻害する要因となる。なおロードロック室 1 0 内の圧力を数回昇降させることにより、残留物質を最大限置換させることも有効である。

## 【 0 0 4 2 】

なお、反応室 3 0、3 5、搬送室 2 0 内は、予め、 $N_2$  ガスを導入しつつ排気した状態としておき、搬送室 2 0 内の圧力は搬送圧力に維持しておく。反応室 3 0、3 5 については、ウェーハ処理時以外はこの状態を維持する様にし、搬送室

20については、装置稼働中、この状態を維持するようにする。

【0043】

上記のようにロードロック室10内に $N_2$ ガスを導入しつつ排気し、ロードロック室10内の圧力が、搬送室20内の圧力すなわち搬送圧力と同等となったところで、ゲートバルブ40を開き、ウェーハ搬送ロボット25によりウェーハWを搬送室20に搬送し、ゲートバルブ40を閉じる。その後、搬送室20内圧力と処理室30内圧力が同等となったところで、ゲートバルブ50を開き、ウェーハWを処理室30に搬送し、ゲートバルブ50を閉じ、ウェーハWに処理を施す。ウェーハ処理後は、上記と反対の手順でウェーハWを搬送することとなる。ロードロック室10、搬送室20、反応室30には常時窒素( $N_2$ )が供給されつつ、排気されておりロードロック室10、搬送室20、反応室30内で存在・発生する不純物物質がウェーハ表面に付着しないようにしている。すなわち、各チャンバは、真空ポンプからのオイルの逆拡散やチャンバ構造物（搬送ロボットの軸シール材やチャンバシーリング材としてのOリング等）からの微量の揮発不純物成分によって汚染されるのを防止している。

【0044】

この場合の装置では、反応室以外は超高真空( $10^{-6}$ Pa)対応のポンプを装着していない。これは上記のようにロードロック室、搬送室については、搬送時にチャンバ内に $N_2$ を供給しつつ排気することにより、ウェーハ表面を清浄なまま反応室まで搬送出来るようになったことから、反応室30以外は超高真空対応のポンプを必要としなくなったからである。これにより装置は低価格になるだけでなく、処理時間も短縮できる。

【0045】

次に反応室内にて行われる過程について説明する。

【0046】

上記のように反応室30へ搬送されたウェーハWはあらかじめ設定された反応室温度600～620℃にて温度安定化がはかられる。この際の雰囲気は高真空もしくは窒素、不活性ガスのようなアモルファスシリコン表面と無反応の無反応性ガス雰囲気にて行われる。ただしウェーハの面内温度安定と下地アモルファス

シリコンが多結晶化することによりHSG形成を阻害する要因とならないよう、温度安定と結晶化の両方を考慮すると、温度安定時間は5分間程度が望ましい。以降、上記反応室温度を保持する。

## 【0047】

つぎに上記雰囲気が無反応性ガス雰囲気の場合、それらを十分に取り除いた後、モノシランを毎分150～200cc、2分～2.5分間流すことによりアモルファスシリコン表面に微細な結晶核を形成（発生）させる。この結晶核の密度はウェーハ温度や核形成時間の増大と共に増加する傾向があり、またモノシラン流量を少なくした場合には核形成時間を増やす必要がある。

## 【0048】

最後にモノシランの供給を止め、アモルファスシリコン表面に形成した結晶核をシリコン原子のマイグレーションにより成長させて結晶粒を形成する。この結晶粒の大きさは粒成長時間の増大と共に大きくなる傾向があり、5分間で成長がほぼ最大となるため、3～5分の間を制御する。時間が長すぎると粒と粒が結合し大きな粒となり、本工程の目的とする表面積の増加率が低下するため、時間を制御する必要がある。なお、「ほぼ」とあるのは成長条件で、成長が最大となる時間が異なるからである。

## 【0049】

具体例として、上記所定の条件、例えば反応室温度610℃、温度安定時間5分、モノシラン（ $\text{SiH}_4$ ）200sccm、核形成時間2分、粒成長時間3分にて行うことにより、選択性のある安定したHSGの形成、ウェーハ面内均一性の良好なHSGを形成することができた。また同様の結果を、反応室温度610℃、温度安定時間5分、モノシラン150sccm、核形成時間2.5分、粒成長時間5分にてても得ている。また、上記条件で処理を行うことにより、単位時間当たりのウェーハ処理枚数を20枚/hrとすることができ、縦型装置プロセスの単位時間当たりのウェーハ処理枚数（16枚/hr）よりも処理枚数を増やすことができ、スループットを向上できる。

## 【0050】

HSG形成工程において、図8は到達真空下でウェーハを搬送した場合（従来

例) と、図 9 は窒素パージしながらウェーハを搬送した場合 (本発明の具体例) のそれぞれの結果を比較して示す SEM (走査型電子顕微鏡) 写真を転写した図である。

#### 【0051】

図 8 に示すように、到達真空搬送時には、ウェーハ表面の汚染により HSG 形成が不十分 (表面の凸凹が小さい) であるのに対し、図 9 のようにロードロック室 10、搬送室 20、反応室 30 に窒素ガス ( $N_2$ ) を供給しつつ排気 (流量 =  $0.5 \text{ slm}$ 、その時の搬送圧力 =  $50 \text{ Pa}$  の条件で供給) しながら搬送した場合は、良好な HSG を形成することができた。なお、 $50 \text{ Pa}$  以上の圧力で搬送すれば、同様の結果が得られた。

#### 【0052】

以上においては、HSG 形成工程を実施する際に本発明を適用した例を説明したが、本発明は、エピタキシャル成長工程を実施する半導体製造装置及び製造方法にも適用することができる。その場合、搬送室への  $N_2$  供給を流量  $10 \text{ slm}$ 、搬送圧力  $400 \sim 1333 \text{ Pa}$  の条件とした場合に、従来の到達真空下で搬送した際に生じた結晶欠陥が生じなくなった。また、同様にして本発明は、P ドープなどのドーピング処理や、 $Ta_2O_5$  膜、 $Si_3N_4$  膜、多結晶 Si 膜等の成膜処理にも適用できる。

#### 【0053】

##### 【発明の効果】

以上説明したように、本発明によれば、基板を搬送する際に、予備室や搬送室、処理室に不活性ガスを供給しつつ排気することにより、環境条件を整えて、ケミカルコンタミネーションを抑制することができ、その結果、室内に存在する基板表面の汚染を極力無くすることができて、半導体素子や基板の品質、歩留まりの向上を図ることができる。しかも、室に不活性ガスを供給しながら排気するという構成を付加するだけでよいので、低コストでメンテナンスの面倒も増やさずに容易に実現できる。

##### 【図面の簡単な説明】

##### 【図 1】

本発明の実施形態に係る半導体製造方法及び基板処理方法を実施するための半導体製造装置の概略説明図である。

【図 2】

汚染分析サンプル作成フロー図である。

【図 3】

従来条件と本発明条件とで比較した汚染分析結果を示す図である。

【図 4】

キャパシタセルを備える D R A M チップの断面構造図である。

【図 5】

図 4 の要部拡大図である。

【図 6】

本発明の実施形態に係る H S G 形成工程実施用半導体製造装置の概略平面図である。

【図 7】

図 6 の半導体製造装置内の反応室の縦断面図である。

【図 8】

本発明を実施しない場合の H S G 形成工程後のウェーハの S E M 写真を理解しやすいように転写した図である。

【図 9】

本発明を実施した場合の H S G 形成工程後のウェーハの S E M 写真を理解しやすいように転写した図である。

【符号の説明】

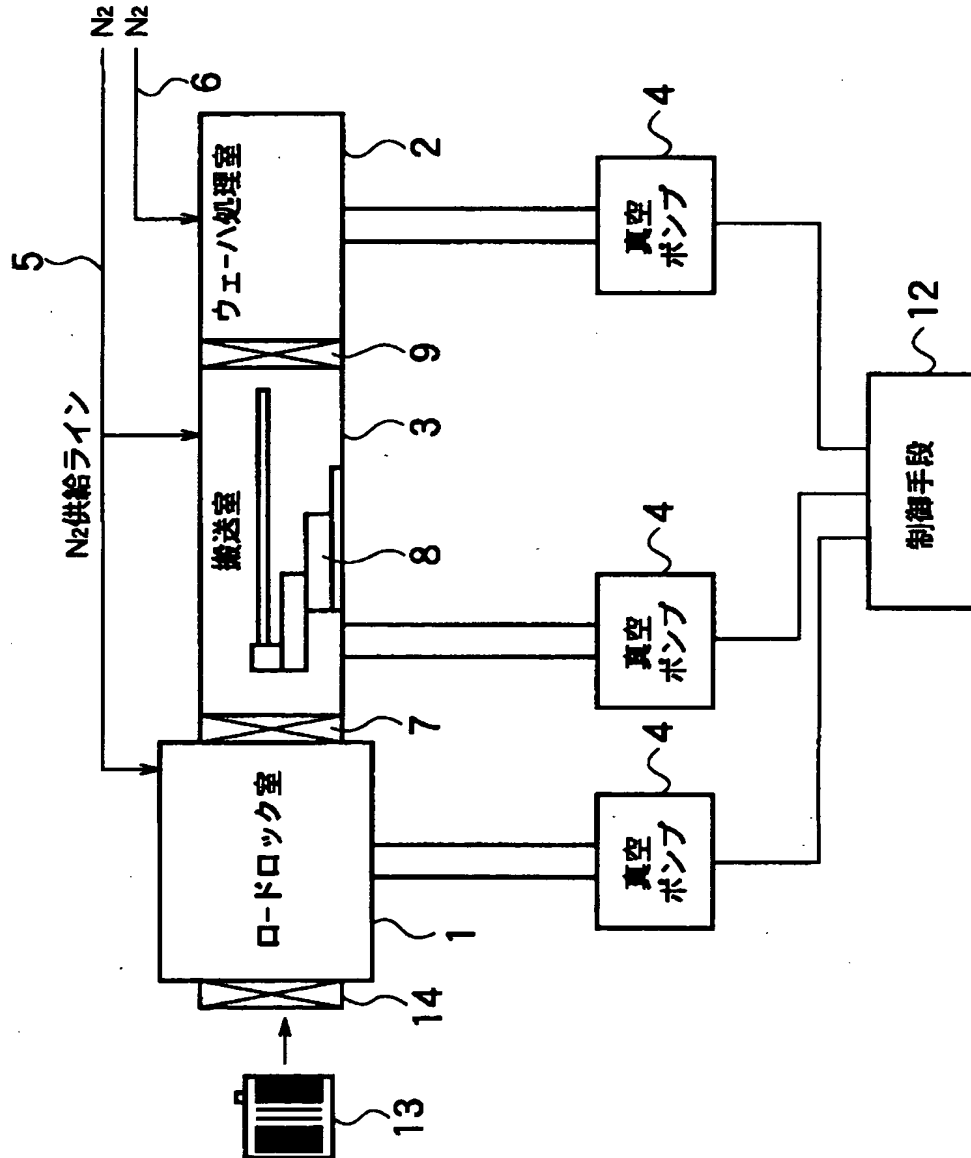
- 1      ロードロック室（予備室）
- 2      ウェーハ処理室
- 3      搬送室
- 4      真空ポンプ（ガス排気手段）
- 5      N<sub>2</sub>供給ライン（不活性ガス供給手段）
- 6      N<sub>2</sub>供給ライン（不活性ガス供給手段）
- 1 0    ロードロック室（予備室）

- 1 2 制御手段
- 1 3 カセット
- 2 0 搬送室
- 3 0 反応室 (処理室)
- W ウェーハ (基板)

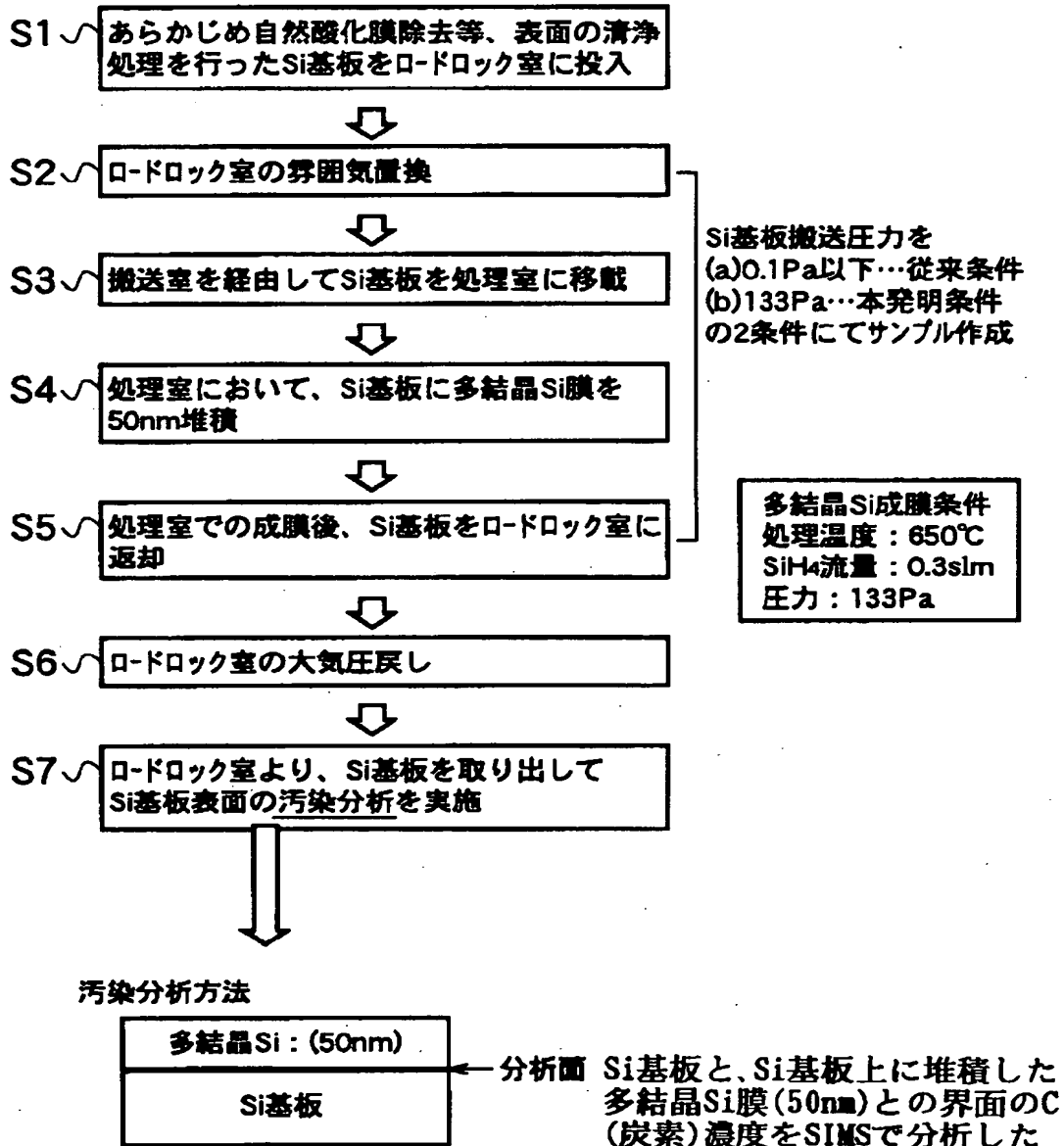


【書類名】 図面

【図 1】



【図 2】

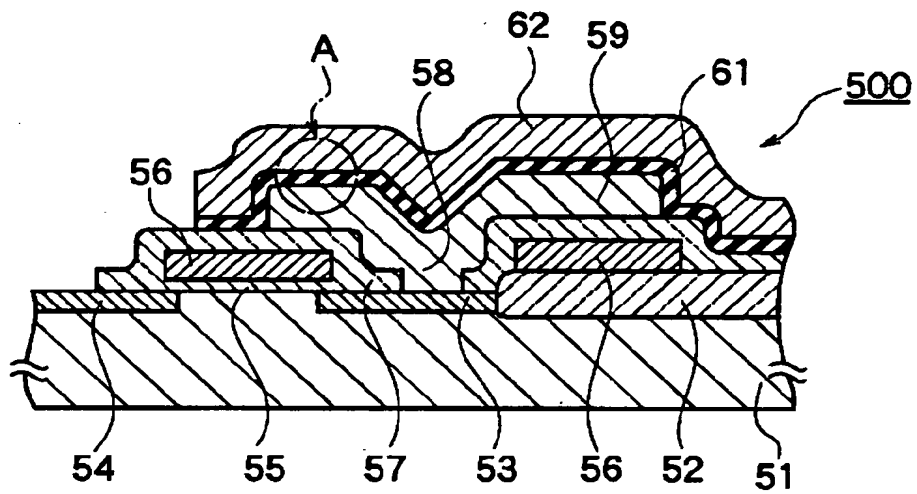


【図 3】

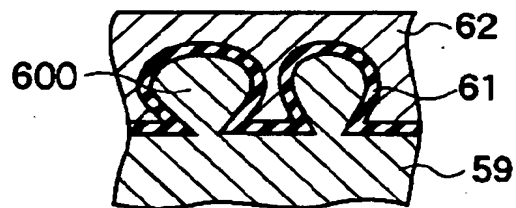
基板搬送圧力		炭素濃度(atoms/cm <sup>2</sup> )
(a)従来条件	到達真空搬送 0.1Pa以下	$1.90 \times 10^{14}$
(b)本発明条件	133Pa	$3.70 \times 10^{13}$

↓  
 $5.0 \times 10^{12}$  atoms/cm<sup>2</sup>  
 (最も良好なデータ)

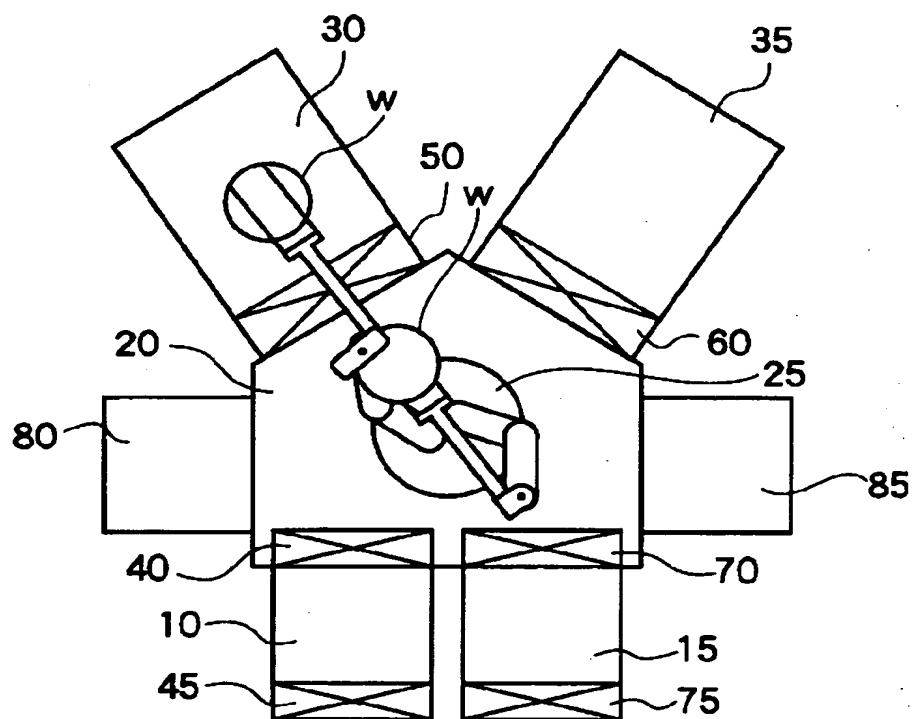
【図 4】



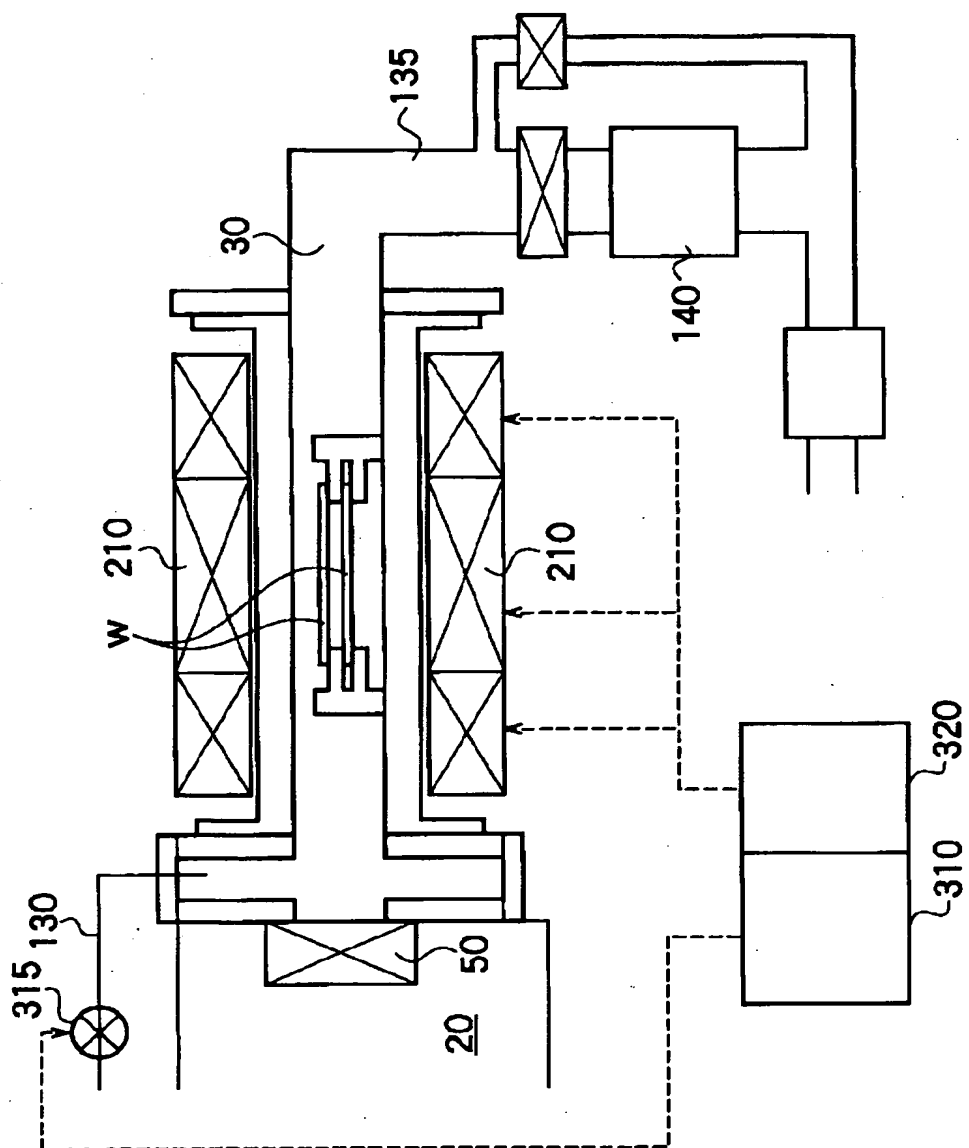
【図 5】



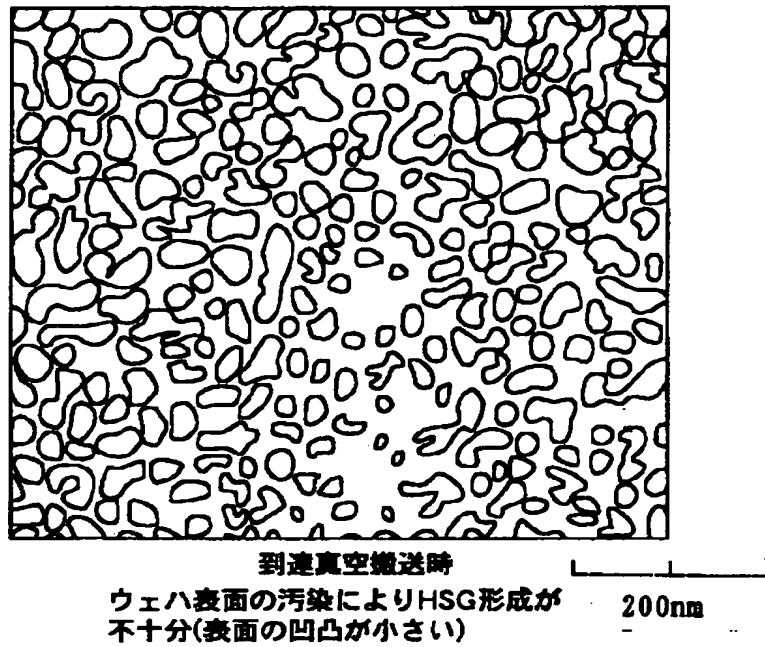
【図 6】



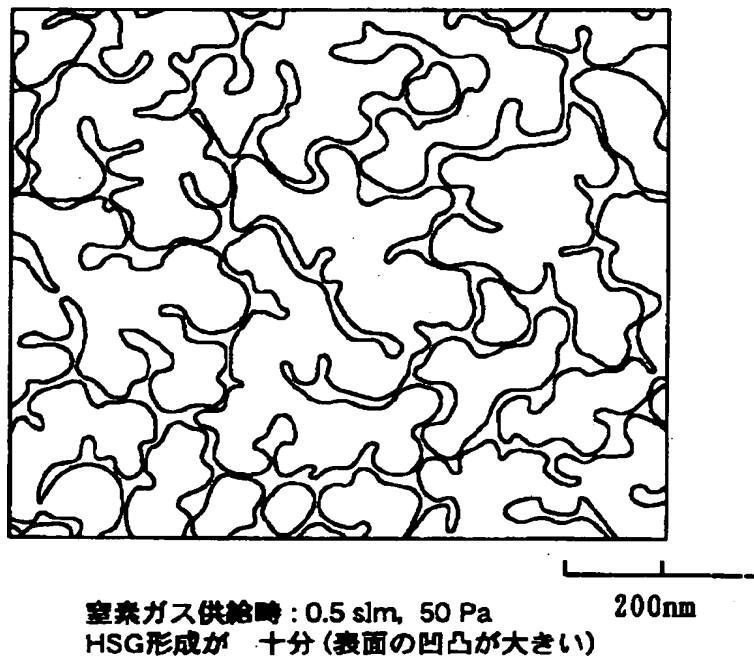
【図 7】



【図8】



【図9】



【書類名】 要約書

【要約】

【課題】 基板表面の不純物による汚染を防止するために基板の搬送環境を整える。

【解決手段】 半導体製造装置は、外部との間で基板のやりとりを行うロードロック室 1 と、基板に所定の処理を施す処理室 2 と、前記ロードロック室 1 と処理室 2 との間で基板の搬送を行う搬送室 3 とを備える。この半導体製造装置により基板の処理を行う半導体製造方法において、搬送室 3 を介してロードロック室 1 から処理室 2 へ基板を搬送する際に、ロードロック室 1 と搬送室 3 と処理室 2 とに不活性ガス ( $N_2$ ) を供給しつつ排気し、所定の圧力を維持した上で基板の搬送を行う。

【選択図】 図 1



出 願 人 履 歴 情 報

識別番号 [000001122]

1. 変更年月日 2001年 1月11日

[変更理由] 名称変更

住 所 東京都中野区東中野三丁目14番20号

氏 名 株式会社日立国際電気